

4-9 FPGA を用いた電場観測用デジタル信号処理部の基礎開発

石坂研究室

1915084 山崎 有生

1. はじめに

本研究では、これまで本研究室で開発されてきたアナログ方式電場観測装置が多くのアナログ素子を使用することにより、装置の容積、容量が大きくなってしまいう問題を解決するために、FPGA を用いて装置のデジタル化を目指す。装置のデジタル化に関しての先行研究が行われたが、サンプリング周波数 500kHz でデータ量が 50 万点の中で 1024 点のデータしか抽出することができなかつたため、低周波データに対応できない問題が残った。そこで、ロケット実験における電場の観測周波数帯は DC~50Hz より、低周波数帯に対応できる電場観測装置の信号処理部の基礎開発を行う。

2. デジタル信号処理部の設計・試作

デジタル式電場観測装置の概要図を図 1 に示す。デジタル式電場観測装置は、アナログ回路部とデジタル回路部で構成される。アナログ回路部は差動増幅器と LPF で構成される。LPF は信号のサンプリングを行う際に発生するエイリアスの除去を目的とする。デジタル回路部では FPGA により信号処理を行い、観測データを出力する。ここで、本研究では、デジタル回路部の開発のみを行うことにする。本研究では、Xilinx 社の FPGA を用いて、FPGA 内蔵の XADC に取り込まれた信号の高周波成分をデジタルフィルタ (移動平均) により取り除き PC に出力するシステムを構築する。フィルタのカットオフ周波数は 50Hz とした。また、システムの構築には Xilinx 社が無償で提供しているハードウェア開発環境である Vivado とソフトウェア開発環境である Vitis を組み合わせて行う。

3. 実験結果

本研究では、信号発生器から 1Hz~100Hz の正弦波を FPGA に入力することで実験を行った。実

験条件と出力結果を表 1 と図 2 に示す。図 2 の左側より、入力信号が 1Hz のときは 2 つの信号が重ねており信号の変化は見られない。次に図 2 の右側を見ると、入力信号がカットオフ周波数である 50Hz よりも大きい 100Hz のときはフィルタ通過後の信号は大きく減衰しており LPF として機能していることが確認できる。

4. まとめ

本研究では、FPGA を用いて電場観測用デジタル信号処理部の基礎開発を行い、信号を FPGA 内で処理することができた。しかし、信号を出力するシステムと LPF を通すシステムは別のプログラムで作成しており、リアルタイム処理に対応していない。今後は 1 つのプログラムですべての処理を行えるシステムの構築を目指すと同時に移動平均よりも精度の高い LPF である FIR フィルタの構築なども目指す。

表 1 実験条件

入力信号	1Hz、50Hz、100Hz
入力電圧	1Vpp、offset : 0.5V
サンプリング周波数	900Hz
デジタルフィルタ	移動平均フィルタ (カットオフ周波数 : 50Hz)

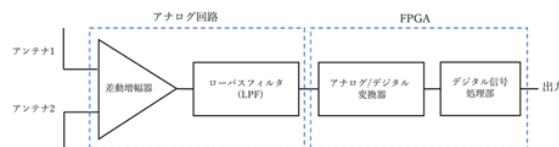


図 1 デジタル式電場観測装置

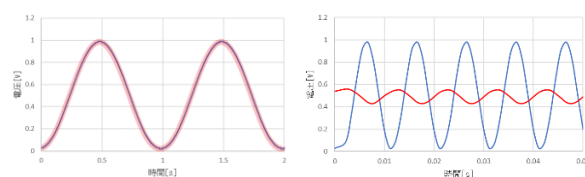


図 2 出力波形 (青線 : 入力信号、赤線 : フィルタ通過後の信号、入力信号 左 : 1Hz、右 : 100Hz)